

# 雷击专用数字存储示波器的研究与设计

叶克江

(广东外语艺术职业学院 信息技术系,广东 广州 510640)

**摘 要:**通用数字存储示波器造价昂贵,设计复杂,多用于高速采集和分析有规律的周期波形.针对雷击发生的随机性,雷击电流波形属于瞬态波形,设计了专用数字存储示波器.采用时间交叉并行同步采样技术,提出了一种用带低速 A/D 转换器的单片机实现高速采样的新思路.详细分析了硬件电路组成,并研究了工作原理,就提高采样速率这一数字存储示波器的关键技术瓶颈展开了有益的讨论.该电路设计全部使用常规廉价的器件,成本低,性能高,满足雷击电流波形采集要求.

**关键词:**数字存储示波器;时间交叉;A/D 转换器;采样速率;单片机

**中图分类号:** TP216

**文献标志码:** A

## 0 引言

数字存储示波器 DSO(Digital Storage Oscilloscope)由于具有模拟示波器不可比拟的优势,近年来发展迅速. DSO 是电子信号测量的常用仪器之一,在各行各业有着广泛的应用<sup>[1]</sup>. 通用 DSO 造价昂贵,设计复杂,多用于高速采集和分析有规律的周期波形,在技术实现上常采用 FPGA、FIFO、DMA、高速模数 A/D 转换器(ADC)、DSP 以及其他高速控制接口芯片等<sup>[1~6]</sup>. 虚拟 DSO<sup>[4,7]</sup>一般是基于 PC 机,利用 PC 机的高速控制和方便的分析显示等功能,但其前端的数据采集卡仍然技术复杂,成本不菲. 因雷击电流波形<sup>[3,8~9]</sup>自身的特殊性,考虑到成本和功能需求,前述两种 DSO 均不能很好地满足要求,必须设计专用的 DSO. 目前国家已经认识到建设大范围雷电监测网的必要性,气象部门将这一系统的建设纳入发展计划. 雷电监测网的建立将发挥重要作用<sup>[10]</sup>,而 LCW 的检测研究是其最重要的环节,可以提供丰富的雷击参数,为定量分析提供可靠依据.

由 Rogowski 线圈<sup>[9]</sup>感应的雷击电流波形一般持续约 10~500  $\mu\text{s}$ ,波头约 100  $\mu\text{s}$  以内,波头前沿上升时间约 1~5  $\mu\text{s}$ ,而且经常伴有振荡. 雷击源区附近波形主频谱约 5~7 kHz,较远区域约 10~500 kHz<sup>[3,8~11]</sup>. 根据香农采样定理,最大可

用采样带宽相当于采样频率的一半,因此 DSO 的采样频率必须大于 1 MHz. DSO 一般由信号调理、触发控制、采样保持、ADC、时序控制、存储器、显示模块和通信模块等组成. 笔者设计的雷击专用 DSO 的采样频率为 3 MHz,全部使用常规廉价的器件,成本极低,性能强大,完全满足雷击电流波形采集的特殊要求. 笔者同时对实现 DSO 的关键技术进行了探讨.

## 1 设计思想

在信号调理电路中,将波形正值部分与负值部分相分离,以便分别进行 A/D 转换(ADC),最后在波形数据存储和显示时将二者合成为完整波形. 利用波形的正值与负值分别产生触发信号,以便识别触发属性,采集一个波形只触发一次. 可以设置正触发,负触发或混合触发模式.

采用时间交叉并行同步采样技术. 时间交叉并行采样技术是比较成熟的,能成倍提高现有 ADC 的采样速率. 该方法是利用  $N$  个并行的 ADC 共同对同一个模拟输入信号进行 A/D 转换,各 ADC 的采样时钟依次错开一个固定的相位( $360^\circ/N$ ),使各 ADC 以一个固定的时间间隔依次对输入信号循环进行 A/D 转换,最终输出的波形数据流是由每一个 ADC 输出的数据按照相同的顺序交叉产生的,这就等效于将 ADC 的采样速率提高了  $N$  倍<sup>[1]</sup>.

收稿日期:2011-01-09;修订日期:2011-05-01

作者简介:叶克江(1966-),男,河南息县人,广东外语艺术职业学院副教授,博士,研究方向为计算机应用,自动控制. E-mail:YEKJ@GTCFLA.NET

利用常规廉价的带低速 ADC 的单片机(STC 系列,简称 MCU)实现信号波形的采集(采样速率约 300 kHz),波形的正值与负值采集各使用 16 个. ADC - MCU 执行程序用于保存 ADC 数据、识别控制信号和输出状态等,因此全部 ADC 的总体等效采样速率不是提高理论上的 16 倍,而是实际上的 10 倍,即约 3 MHz. 由于对各 ADC - MCU 的相位要求十分严格,使用时序分配 MCU 循环输出 16 路控制信号实现“时间交叉”,对称控制正值与负值各 16 个采样 ADC - MCU,使他们在时间上一一对应“同步”以便实现波形合成. 采用液晶显示器(LCD)实现波形及其参数的显示,并可以与计算机通信,满足性能与成本要求,性价比很高.

## 2 硬件组成

### 2.1 信号调理和触发信号产生电路

信号调理和触发信号产生电路原理如图 1 所示. 信号输入端 SS1 经过 U1 缓冲,实现阻抗变换,隔离了后级电路对信号输入端的影响,产生电压跟随信号 SS2; SS2 作为 U3 的输入信号,分别被半波整流,其中一路隔离波形正值,只允许负值通过并反相产生 VVF,另一路隔离波形负值,只允许正值通过并产生 VVZ;由于 VVF 和 VVZ 的驱动能力很弱,故再次利用 U2 缓冲,产生 VF 和 VZ; VF 和 VZ 的驱动能力很强,瞬间输出电流可达

1.3 A,满足后级电路驱动需要,用于 A/D 转换; VF 和 VZ 还通过 U4 比较器分别产生 UTF 和 UTZ,用于主控 MCU 的中断输入信号,启动 ADC 并识别是负脉冲还是正脉冲引起的触发. J1 为信号 SS1 的输入端,连接 Rogowski 线圈.

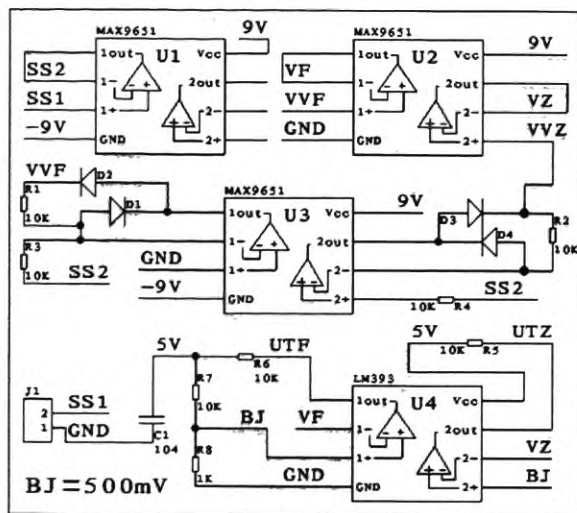


图 1 信号调理和触发信号产生电路原理图

Fig. 1 Signal preprocessing and trigger schematic diagram

### 2.2 采样保持、时序分配和 ADC - MCU 电路

采样保持、时序分配和 ADC - MCU 电路原理如图 2 所示. 时序分配控制单片机 U5 产生控制信号 K1 ~ K16,按照  $[K1 = 0, K5 = 1], [K2 = 0, K6$

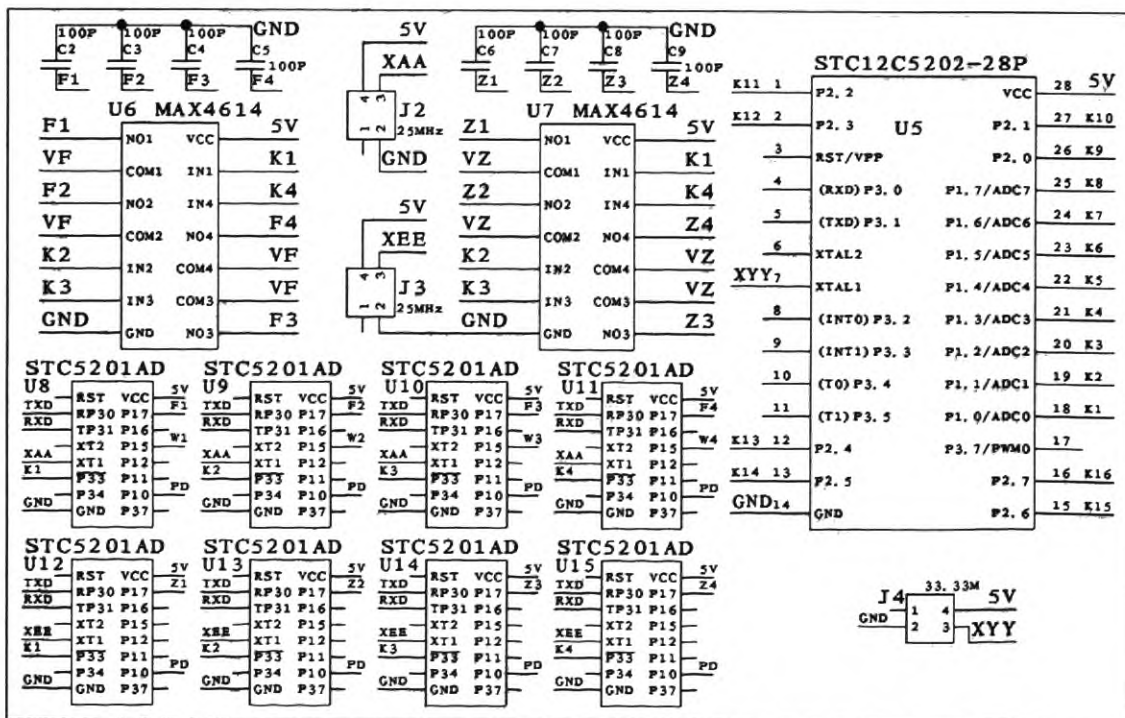


图 2 采样保持、时序分配和 ADC - MCU 电路原理图

Fig. 2 Sample hold, timing sequence, ADC MCU schematic diagram

$=1$ ],  $[K3=0, K7=1]$ , ...,  $[K15=0, K3=1]$ ,  $[K16=0, K4=1]$ ,  $[K1=0, K5=1]$  的规则循环(其中0表示低电平,1表示高电平,下同)。高速模拟开关 U6 等(同功能的共4个),在  $K_i (i=1 \sim 16)$  为1时连通,  $K_i=0$  时断开,由输入 VF 产生  $F_i (i=1 \sim 16)$  信号,分别输入 U8 等(同功能的共16个)。ADC-MCU 的 P17 端口进行 A/D 转换,得到波形的负值。波形的正值获取与负值获取原理相同。  $K_i=1$  时 100 P 采样保持电容跟随波形电压值(用于  $F_i$  和  $Z_i$  采样保持各16个),  $K_i=0$  时 100 P 采样保持电容上的电压稳定,  $K_i$  从1到0的跳变同时触发对应的 ADC-MCU 立即开始 A/D 转换。

### 2.3 主控 MCU、串行口、EEPROM、LCD 和首次识别电路

主控 MCU、串行口、EEPROM、LCD 和首次识别电路原理如图3所示。主控单片机 U16 采用

STC12C5A08S2 系列,含双串口,其中串口1用于读取所有32个 ADC-MCU 的波形数据,串口2用于连接 MAX232,实现与计算机的通信,可以将采集的波形数据传输到计算机中备份分析。U17 是一片 64 kB 的 EEPROM 芯片,与主控 MCU 串行接口,用于保存波形数据。J5 是 LCD 的接口。U18 和 U19 是2片驱动芯片,用于在 UTF 或 UTZ 有效(从1→0的跳变)触发信号波形采集后立即将 W1~W16 输入到主控 MCU,参考时序为分配循环顺序。判断 PD=0(主控 MCU 的 P4.0 端口)时的首次完成 A/D 转换的 ADC-MCU 的编号  $W_m (m=1 \sim 16)$ ,该编号  $W_m$  是读取波形数据关键的顺序依据,即波形的起点。 $W_m$  的鉴别算法是,如果某一位  $W_n (n=1 \sim 16)$  状态为1,与其相邻的下一位状态为0,则  $m=n+1$ ,规定当  $n=16$  时  $m=1$ 。

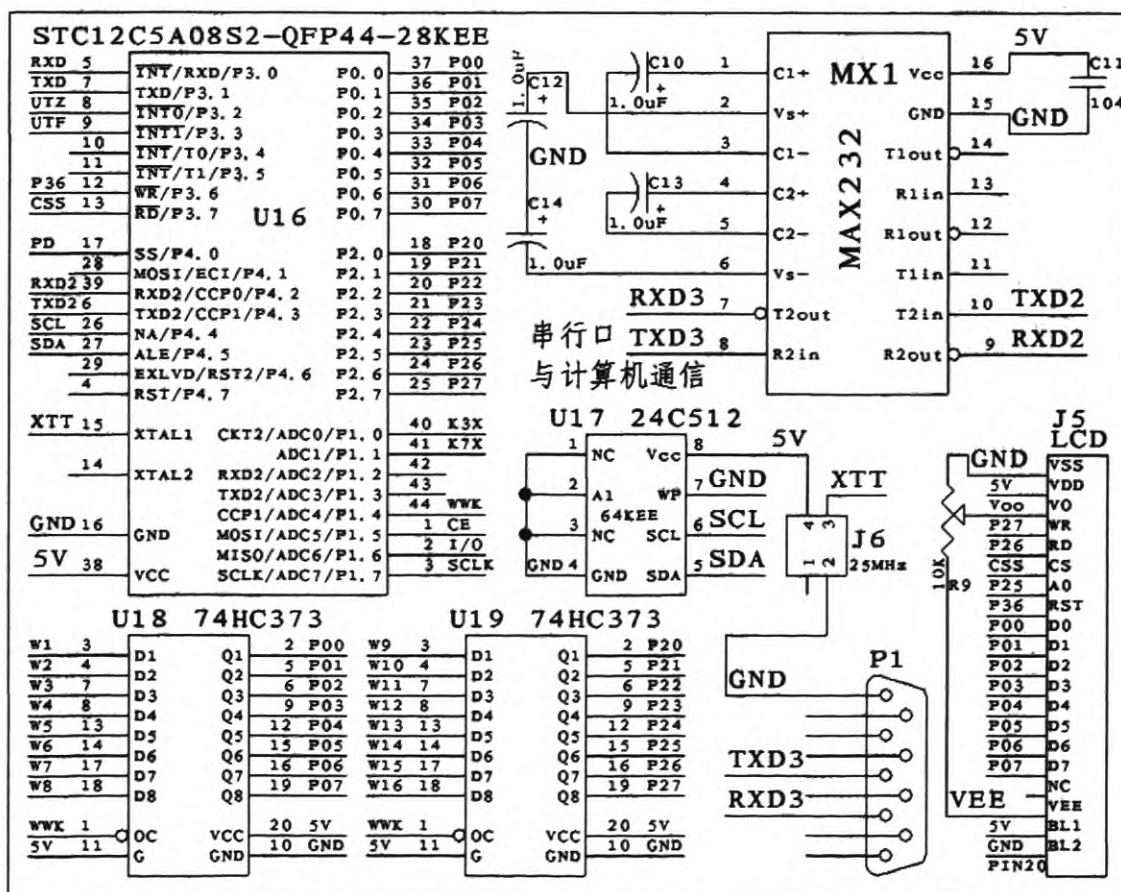


图3 主控 MCU、串行口、EEPROM、LCD 和首次识别电路原理图

Fig.3 Master control MCU, serial interface, EEPROM, LCD and first identification schematic diagram

### 3 工作原理

当信号 SS1  $\in (-500 \text{ mV}, 500 \text{ mV})$  时, UTF = 1, UTZ = 1, U16 的两个外部中断 INT0 (P3.2 端

口)和 INT1 (P3.3 端口)均无反应<sup>[12]</sup>, U16 保持 PD=1, WWK=1, 程序原地踏步循环。U5 产生控制信号 K1~K16, 按照前述规则循环, 使32个 ADC-MCU 依据“时间交叉并行同步采样”的规

则不停的做 A/D 转换,但是当  $PD = 1$  时不保存 A/D 转换结果,其中负值采样 ADC - MCU 的 16 个输出信号  $W1 \sim W16$  均为高电平 1。

当信号  $SS1$  处于 ( $-500\text{ mV}, 500\text{ mV}$ ) 之外时,则有  $UTF = 0$ ,  $UTZ = 1$  (负触发) 或  $UTF = 1$ ,  $UTZ = 0$  (正触发),此时  $U16$  进入对应中断服务程序。首先设置  $PD = 0$  并启动  $1\ 250\ \mu\text{s}$  定时,然后设置  $WWK = 0$ ,通过  $U18 \sim U19$  读入  $W1 \sim W16$ ,直到判断出  $W_m$  后使  $WWK = 1$  无效(用时约  $2\ \mu\text{s}$ )。所有 ADC - MCU 在  $PD = 0$  时开始保存 8 位 A/D 转换结果,并输出  $Wi = 0$  供  $U16$  使用。由于 ADC - MCU 在触发之前一直在进行 A/D 转换,根据计算,触发前大约  $2\ \mu\text{s}$  的信号波形也被采集了,因此波形十分完整。每个 ADC - MCU 内部 RAM 最多有 247 字节可用于存储 A/D 转换结果,存储深度约 4 k 字节。

当  $1\ 250\ \mu\text{s}$  定时到达时,立即设置  $PD = 1$ ,所有 ADC - MCU 停止保存 A/D 转换数据,每个 ADC - MCU 中最多保存了  $1\ 250\ \mu\text{s}/5.28\ \mu\text{s} = 237$  个数据,小于 247 字节的极限。随后根据  $W_m$  依次读取所有 ADC - MCU 中的波形数据并保存到  $U17$  中,且在 LCD 上重构当前最新的波形予以显示。 $U16$  最后发送通用命令使所有 ADC - MCU 软复位,重新同步以备下次采集。 $U16$  退出即触发中断,完成一次波形采集。对波形的查看和分析等功能由按键或旋钮操作完成,根据需要可以在  $U16$  的  $K3X(P1.0)$  端和  $K7X(P1.1)$  端上连接 8 ~ 16 个按键或旋钮。

$U5$  采取 [ $K1 = 0, K5 = 1$ ] 等的时序分配规则,而没有采取 [ $K1 = 0, K2 = 1$ ] 等的时序分配规则,是为了使采样保持电容提前充电跟踪波形电压。 $U5$  的时钟周期为  $30\text{ ns}$ ,相邻控制信号变化用时  $0.33\ \mu\text{s}$ ,控制信号  $K1 \sim K16$  每循环一遍用时  $16 \times 0.33\ \mu\text{s} = 5.28\ \mu\text{s}$ ,ADC - MCU 时钟周期为  $40\text{ ns}$ ,完成一次 A/D 转换实测用时约  $3.0\ \mu\text{s}$ ,其它程序用时约  $1.3\ \mu\text{s}$ ,故 ADC - MCU 完成一次  $Ki$  监测, A/D 转换, PD 监测, 保存结果, 输出  $Wi$ , 调整保存位置等总用时约  $4.3\ \mu\text{s}$ , 小于  $5.28\ \mu\text{s}$ , 满足循环时间要求。波形合成的算法是: 由于波形的正值与负值相互分离并独立采样,但是二者在时间上完全同步,凡波形为正值段其负值采样必为 0, 凡波形为负值段其正值采样必为 0, 因此根据数值大小以及时间对应关系即可合成波形。波形过零点附近的合成原则是应使波形最大限度平滑过渡。

软件部分的主要难点在于“ $U5$  的控制程序”,要求保证控制 ADC 单片机启动转换的顺序一致,时间均匀,而且满足采样频率的要求。

#### 4 对 DSO 技术问题的探讨

本研究的创新之处在于利用高速运放实现前级隔离,信号正值和负值分离独立采集,利用通用比较器识别触发属性,使用通用 ADC - MCU 完成 A/D 转换,由 MCU 进行时序分配控制,实现“时间交叉并行同步采样”,完全替代了 FPGA、DSP 等高端器件,从而降低成本,提高采样速率。电路设计结构简单对称,易实现模块化,程序简洁而且控制方便,只需做简单改进,即可使采样速率达  $10\text{ MHz}$  以上,即达到 ADC - MCU 自身采样速率的 30 倍以上,而成本增加很少。

本研究提供了一种利用低速器件实现高速波形采集的设计思路<sup>[1]</sup>。比如用自带采样保持电路的采样速率为  $100\text{ MHz}$  的 ADC,与 ADC 速度匹配的 DMA 控制器和 RAM,来替代本设计的模拟开关、采样保持电容和 ADC - MCU,用 FPGA 或 DSP(速度满足时序切换间隔  $10\text{ ns}$  即可)替代  $U5$ ,用 DSP(工作频率大于  $10\text{ MHz}$  即可)替代主控 MCU 或继续使用 MCU,只要前端的信号调理部分能够达到  $1\text{ GHz}$  以上的反应速度,则整个系统可以轻松达到  $1\text{ GHz}$  的等效采样速率;如果前端的信号调理部分能够达到  $3\text{ GHz}$  以上的反应速度,只需做简单改进,整个系统即达到  $3\text{ GHz}$  甚至更高的等效采样速率。因此为解决采样速率这一 DSO 的关键技术瓶颈提供了可能的方案。同时,低速器件的线路板布局设计要简单得多,有利于降低辐射,提高系统工作的稳定性和可靠性。

#### 5 结论

利用常规廉价的 ADC - MCU 堆实现信号波形的采集、显示、存储及分析。同时适用于瞬态波形和周期波形的捕捉,尤其是雷击信号的捕捉,具有极低成本、低功耗的特点。一般频宽介于  $3\text{ MHz} \sim 10\text{ MHz}$  之间或更高,填补市场价格不超过 2000 元人民币,显示、存储、分析与操作功能可与高端 DSO 媲美的低端 DSO 国内市场空白,为科研机构、教学单位或个人爱好者提供廉价的高性能的仪器设备。

#### 参考文献:

- [1] 张宇翔,王明利,吕运朋,等. 高速数字存储示波器

- 前端电路设计[J]. 自动化仪表, 2010, 31(4): 65-67.
- [2] 李世文, 潘中良. 数字存储示波器中触发电路的 FPGA 设计与实现[J]. 中国仪器仪表, 2009, (3): 68-71.
- [3] 王勋先, 安德祥, 王建琨. 瞬态波形采集、显示系统[J]. 电子测量技术, 1989, (3): 24-29.
- [4] 邱寄帆. 虚拟数字存储示波器高速数据采集卡的设计与实现[J]. 电测与仪表, 2001, 38(6): 40-42.
- [5] 李劲松, 王子斌. 一种数字存储示波器显示电路的设计与应用[J]. 信息与电子工程, 2010, 8(2): 235-239.
- [6] 徐效文, 付有余, 郭劲. 基于 DSP 的单脉冲瞬态波形采集与识别系统[J]. 仪器仪表学报, 2003, 24(4): 236-238.
- [7] 陈永伟, 张宝富, 汤艳. 100 MHz 虚拟示波器硬件电路关键技术研究[J]. 现代商贸工业, 2008, 20(4): 255-256.
- [8] 赵让元, 潘威炎. 国内外雷电探测研究[J]. 电波与天线, 1997, (4): 1-11.
- [9] 王玮, 蔡伟. 用罗柯夫斯基线圈雷电流波形自动记录装置[J]. 高电压技术, 2001, 27(5): 27-30.
- [10] 许小峰. 国家雷电监测网的建设与技术分析[J]. 中国工程科学, 2002, 4(5): 7-13.
- [11] 高成, 石立华, 陈彬, 等. 高塔直击雷雷电流全波监测系统[J]. 电波科学学报, 2000, 15(3): 278-281.
- [12] 何桥, 段清明, 邱春玲, 等. 单片机原理及应用[M]. 北京: 中国铁道出版社, 2004: 62-70.

## Research and Design of Lightning Special Digital Storage Oscilloscope

YE Ke-jiang

(Information Technology Department, Guangdong Teacher's College of Foreign Language and Arts, Guangzhou 510640, China)

**Abstract:** Common digital storage oscilloscope (DSO) is expensive and complicated which is often used for high-speed collection and analysis of the periodic waveforms. A special DSO is designed for lightning randomness and lightning current transient waveforms. With time-crossover parallel and synchronous sampling technology, a new method is presented that high speed sampling is implemented by single chip microcomputer (MCU) with low speed A/D convertor. Hardware circuits are analyzed in detail and operational principle is studied. It is discussed helpfully how to improve sampling rate which is the key technology neck of DSO. Common and cheap chips are used entirely in the circuit design. The conditions of lightning current waveform sampling are satisfied with its high performance and low cost.

**Key words:** DSO; time-crossover; A/D convertor; sampling rate; MCU