

文章编号:1671-6833(2005)01-0088-04

基于DSP 的数字电能质量控制器硬件设计

刘宪林, 付永生

(郑州大学电气工程学院, 河南 郑州, 450002)

摘 要: 通过对目前有源滤波器和电能质量控制器设计方法的比较和分析, 提出了一种以 DSP 芯片 TMS 320LF2407 为微控制器的电能质量控制器的设计方案. 利用该芯片强大的运算功能以及片内集成的事件管理器外设可以很方便的实现实时的谐波抑制、无功补偿、负荷平衡和降低电压闪变等功能. 另外, 利用该芯片的丰富片内外设以及电路中选择智能驱动芯片, 为控制器扩展了许多辅助功能, 如过电压、过电流、串口通信等. 该方案减小了电能质量控制器的设计复杂性和设计成本, 对于电能质量控制器的产品化设计具有借鉴意义.

关键词: 脉宽调制; 数字信号处理; 电能质量; 控制器

中图分类号: TP 274 **文献标识码:** A

0 引言

随着科学技术的发展, 一方面各种复杂的、精密的、对电能质量敏感的用电设备不断普及, 人们对电能质量的要求越来越高. 另一方面, 大量的冲击性、波动性负荷以及非线性负荷产生大量高次谐波, 而且也会产生电压闪变、波动、三相不平衡等, 这些都使电网电压波形和电流波形畸变越来越重^[1]. 因而电能质量问题日益成为研究的热点.

当前, 改善电能的手段和设备主要包括无源滤波器、有触点开关或晶闸管投切电容器、静止无功补偿装置以及不间断供电电源等^[2]. 自 1976 年 L. Gyugyi 等人提出有源电力滤波器概念以来, 随着新型电力半导体器件的发展、脉宽调制技术的发展以及基于瞬时无功功率理论的谐波电流瞬时检测方法的提出, 使有源滤波器得到迅速发展和完善. 日本学者 Akagi 在 1996 年分析有源滤波器新趋势一文中, 首次提出了电能质量调节器(PQC, Power Quality Conditioner)的概念. PQC 的研究主要包括理论、拓扑、测量和控制等方面的内容. 目前, 并联型电能质量控制器在国内还处在实验室的研究阶段, 本文作者着眼于如何把并联电能质量控制器转向实用化、产品化方面做了一些试探性的工作, 在装置的设计中考虑了控制器的多功能、实时性以及低成本性.

1 电能质量控制器总体结构

并联有源滤波器通过检测非线性负荷的电流, 将电流分解为基波分量和谐波分量, 通过向负荷注入与负载谐波电流分量大小相等、方向相反的补偿电流, 消除非线性负载对电网的影响. 电能质量控制器比并联有源滤波器增加了部分功能, 如通过补偿无功以消除电压闪变, 通过补偿负序电流以消除三相电压不对称等. 图 1 是电能质量控制器(PQC)与负荷并联的示意图. 本装置控制方式采用三角波比较的电流跟踪型 PWM 技术, 把指令电流和逆变电路实际输出的电流进行比较, 求出偏差电流, 再去和三角波进行比较, 产生 PWM 波形. 这种控制方式使功率开关器件的开关频率等于载波频率, 装置输出电流谐波含量低, 方便了高频滤波器的设计^[3,4].

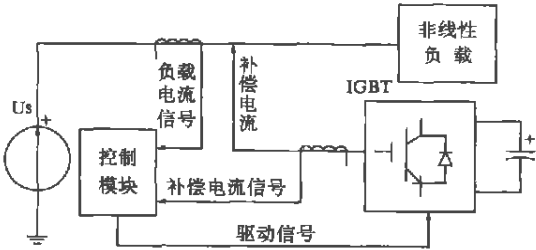


图 1 PQC 工作示意图

Fig. 1 Working sketch block for PQC

本装置包括数字电路、模拟电路和与电网连

收稿日期:2004-10-08; 修订日期:2005-01-11

作者简介:刘宪林(1955-),男,河南省洛阳市人,郑州大学教授,博士,主要从事电力系统分析与控制方面的研究.

接的主电路等 3 个电路模块. 硬件原理图如图 2 所示. 装置除了具有实时补偿谐波、无功、电压不平衡及抑制电压闪变等功能外, 还具有主电路过流保护、输出驱动欠压保护和直流电压检测等功能. 另外还具有同步串行接口 SPI、异步串行接口 SCI 以及能有效支持分布式控制和实时控制的

CAN 协议串行通信接口. 装置中令一片 PLD (GAL16V8) 工作于译码方式. 同时, 微控器 (LF2407) 的地址总线管脚、数据总线管脚、控制功能管脚以及未用到的管脚通过扩展接口引出, 许多管脚可以通过片内寄存器被设置为通用 I/O 口, 为扩展装置功能提供了方便.

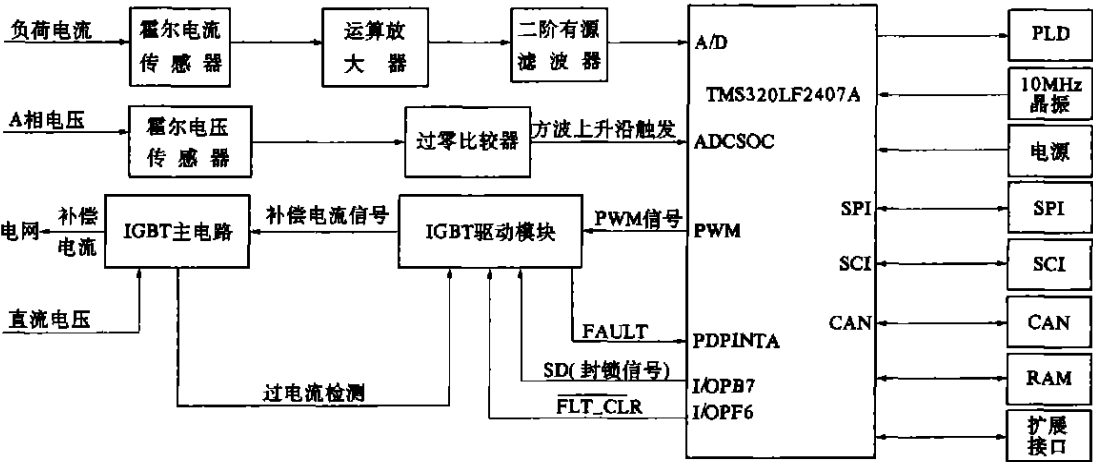


图 2 PQC 硬件原理图
Fig. 2 Schematic diagram of hardware system

2 硬件设计

2.1 数字电路设计

装置采用 TMS 320LF2407A 作为微控器. LF2407 是 16 位定点 DSP 芯片, 是 TMS 320C2000 系列中面向数字控制系统的新一代数字信号处理器. LF2407 以其功能强大的指令系统、丰富的外设, 尤其是两个事件管理器集成于片内系统中, 使得该款芯片在控制领域得到日益广泛的应用. 其具体特点及应用详见文献[5]. 以下是数字模块部分电路介绍.

2.1.1 电源电路

数字电路的工作电压有两种: +5 V 和 +3.3 V, 如图 3 所示. 电源电路采用线性稳压器 TPS 76833 和电源监视器件 TPS 3809K33. TPS 76833 的输入电压 5 V, 输出电压 3.3 V, 输出电流可达 1 A. TPS 3809K33 具有电压监测和上电复位功能. 在电源电路中设计了手动复位功能. 由于 LF2407 中有片内集成的“看门狗”, 因此在电源设计中不再采用带“看门狗”的电源监视器件. 为提高抗干扰能力, 在各集成电路的电源管脚并接了 0.1 μF 的旁路电容.

2.1.2 晶体振荡器电路和 PLL 滤波器电路

LF2407 使用嵌入到 CPU 内核的锁相环电路, 由一个较低频率的外部时钟合成片内时钟. 本装

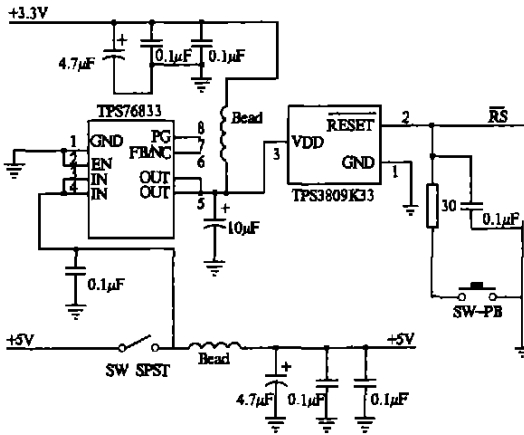


图 3 数字模块电源电路
Fig. 3 Power circuit for digit module
置以 10 MHz 的晶体振荡器作为时钟源, 通过设置片内 SCSR1 寄存器的第 9~11 位 4 倍频到 40 MHz. 另外在管脚 PLLF 和 PLLF2 之间用电容和电阻构成锁相环外部滤波器, 以抑制信号的抖动和电磁干扰.

2.1.3 扩展存储器接口电路

LF2407 的地址管脚从 A0~A15 共 16 根, 其程序和数据存储空间达 64 k. 为了减少器件的开销、硬件设计的复杂性及软件编写难度, 扩展时要考虑到存储器芯片的工作电平和读取速度与 LF2407 的管脚输出电平和读取速度相匹配[9]. 选择两片 CY7C1021 64 k×16 位静态 RAM, 一片用

作程序存储扩展,一片用作数据存储扩展.外部程序存储器的 0000 h ~ 7FFFh 地址段已被片内 FLASH 占用,只有 8 000h ~ FFFFh 地址段能够使用.外部数据存储器的 0000h ~ 7FFFh 地址段被存储映射寄存器、DARAM、SARAM 和外设映射寄存器占用,剩下的 8 000 h ~ FFFFh 地址空间可用. LF 2407 设置为微控制器方式($MP/MC=0$),器件从片内程序存储器中读取复位向量.存储器的片选和读取连接方式采用 Intel 模式,LF 2407 的程序空间选通引脚 \overline{PS} 、数据空间选通引脚 \overline{DS} 分别连接程序存储器和数据存储器的片选引脚 \overline{CE} ,读、写使能引脚 \overline{RD} 、 \overline{WE} 分别与程序存储器和数据存储器的读、写管脚 \overline{OE} 、 \overline{OE} 相连.

2.1.4 串行接口电路

LF 2407 提供了便于扩展的串行外设接口.同步串行外设 SPI 用于 LF 2407 和外设器件或其它控制器间的通讯,典型应用有外部 I/O 或者移位寄存器、显示驱动器和模数转换器等.在本装置中通过一片 74CBT 3257 引至扩展接口.异步串行通讯口 SCI 由一片常用的 MAX 232 芯片与外界相连.CAN 串行外设用一片 PCA 82C 250 接收器来实现与外部的通信.由于 LF 2407 芯片的工作电压是 3.3 V,而与其连接的外设工作电压一般都是 5 V,因此,设计时应该注意信号电平的转换,装置选用了 QS 3245 做为电平转换器件.另外在 SCI 和 CAN 接口电路中各连接了一片 HCPL-2632 光耦进行隔离以提高系统的抗干扰性.

2.2 模拟电路和主电路设计

模拟电路的设计主要包括模拟器件的工作电源、信号放大电路、有源滤波、主电路短路保护、驱动电路等设计.模拟电路的工作电源分为 3 种: +15 V, -15 V 和 +5 V.其中 +5 V 电源同时作为数字电路的工作电源.

2.2.1 前向通道

前向通道主要由信号转换、信号放大、信号滤波、信号采样及 A/D 转换电路构成.LF 2407 中已经集成有采样及 A/D 转换功能,只考虑信号的转换、放大、滤波.通过霍尔电流传感器把负荷电流变换为电压信号,再经放大电路及有源滤波电路得到所需 0~3.3 V 信号.为保证检测电路的快速性、准确性和带宽,采用直检式霍尔电流传感器^[7]、差动输入单端输出的数据放大器^[8]和 Sallen-Key 二阶有源低通滤波电路^[9].图 4 所示为滤波电路.

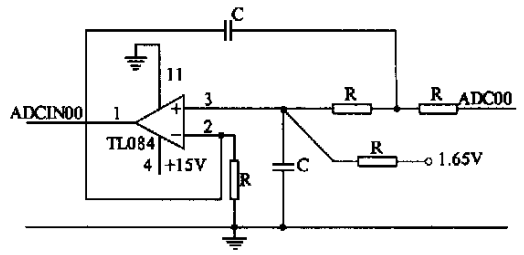


图 4 Sallen-Key 滤波电路

Fig. 4 Sallen-Key lowpass circuit

2.2.2 驱动及短路电流检测电路

装置中的驱动电路选择 IR 2235 三相全桥 MOSFET 逆变器栅极驱动集成芯片^[7].如图 5 所示,驱动集成芯片 IR 2235 除了有六路输出驱动以外,还有一个欠电压检测单元、一个电流故障保护比较单元和一个故障逻辑单元.芯片中的驱动输出为同一桥臂的高端和低端提供了死区时间,以避免同一桥臂的两个功率元件在开关转换过渡期间发生同时导通.如果同一桥臂的高端和低端输入信号同时为低电平,则输入控制逻辑电路可关闭同一桥臂的高端和低端驱动输出.管脚 $\overline{HN}_{1\sim3}$ 和 $\overline{LN}_{1\sim3}$ 是 PWM 信号的输入端, $U_{B1\sim3}$ 、 $U_{S1\sim3}$ 、 $H_{01\sim3}$ 和 $L_{01\sim3}$ 是输出端, \overline{FAULT} 是输出管脚,低电平有效,当为低电平时表明有过电流或欠电压故障发生. $\overline{FLT_CLR}$ 是输入管脚,低电平有效,用来清除故障逻辑. \overline{SD} 是输入管脚,高电平有效,封锁六路输出. \overline{ITIPS} 是短路电流检测输入端.短路电流检测电路比较简单,在每组桥臂串联一小电阻,通过电阻两端的电压来检测电流的大小.当电流过大或短路时,该电流检测电路的输出电压达到门槛电压,驱动芯片封锁六路输出.限于篇幅,不再给出电路图.

2.3 统一电能质量控制器的实现

在装置中预留了足够的外部总线扩展接口以便于进一步地完善其功能,比如可以把电网电压信号输入到 LF 2407 未用的 A/D 口,在控制器中对信号处理后,经未用的事件管理器模块输出符合目的的 PWM 指令来驱动电子开关器件,输出补偿电压,以改善电网电压波形,这就是所谓的串联型有源滤波器.并联有源滤波和串联有源滤波两种功能的混合型装置就构成统一电能质量控制器.

3 结束语

笔者介绍了一种优化的电能质量控制器的工作原理和电路结构,详细介绍了主要电路的设

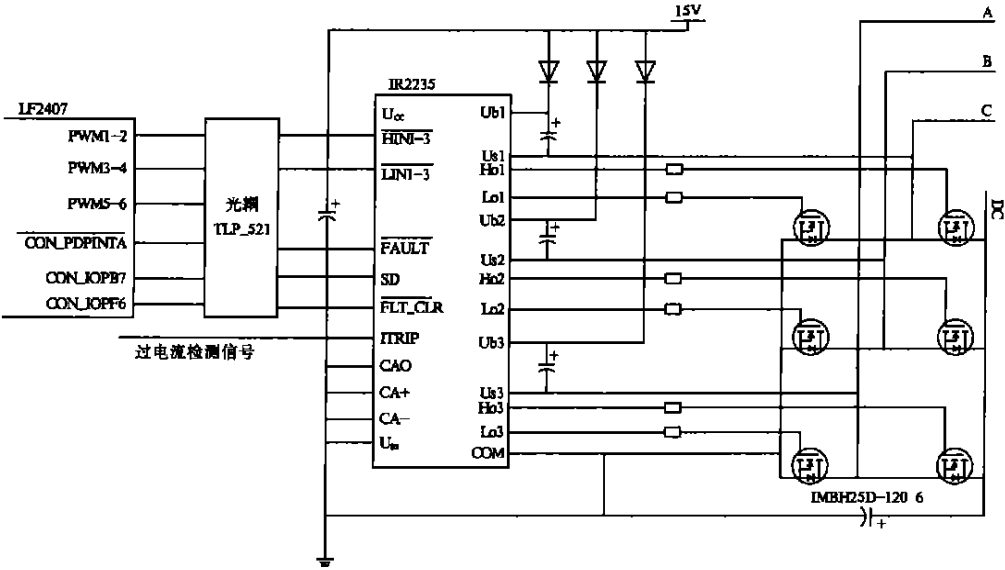


图 5 驱动电路示意图

Fig. 5 Sketch Hock for Driving circuit

计思路及需要注意的问题,给出了主要部分的电路图.在装置的设计过程中,采用多层布线方式、信号层与电源层分开、接地大面积敷铜以屏蔽干扰,采用无感电阻、光藕、磁珠、旁路电容、高频集成电路等方式解决电磁兼容性问题、信号传输时间问题、杂散信号的干扰问题等等,试验证明,这种方案是可行的.

参考文献:

[1] 肖国春,刘进军,王兆安.电能质量及其控制技术的研究进展[J].电力电子技术,2000,(6):58~60.
[2] 陈建业,赵 广.电力电子技术在配电网中的应用[J].电网技术,2001,(1):28~32.

[3] 王兆安,黄 俊.电力电子技术[M].北京:机械工业出版社,2001.
[4] 曾令全,黄桂春,和文平,等.高功率因数整流电路电流波形控制的研究[J].郑州大学学报(工学版),2003,24(4):11~15.
[5] 江思敏.TMS 320LF 240XDSP 硬件开发教程[M].北京:机械工业出版社,2003.
[6] 张雄伟,陈 亮,徐光辉.DSP 芯片的原理与开发应用[M].北京:电子工业出版社,2003.
[7] 中国电工技术学会电力电子学会.电力电子设备设计 and 应用手册[M].北京:机械工业出版社,2002.
[8] 清华大学电子学教研组.模拟电子技术基础简明教程[M].北京:高等教育出版社,1993.

Digital PQC Hardware Frame Based on the DSP

LIU Xian -lin , FU Yong -sheng

(Schod of Electrical Engineering ,Zhengzhou University ,Zhengzhou 450002,China)

Abstract : After fully understanding the principle and the design method of the active wave filter and the power quality controller this paper brings forward a kind of design plan of the power quality controller based on the chip TMS 320LF 2407,which can real -timely realize in controlling of the harmony wave suppression ,var compensation 、balancing power load and reducing fluctuation and flash of the voltage etc .In addition this plan also utilizes fully the chip resource and a kind of intelligent drive chip in the device for developing more auxiliary functions such as over -voltage protection ,overcurrent protection and serial communication ect .This design can reduce complication and cost of the design of the power quality controller .It has positive reference meanings on the commercial design of the power quality controller .

Key words : pulse width mdulation(PWM) ; digital signal proccession(DSP) ; power quality ; controller