

数字锁相环路数据采集 及其接口电路的设计*

陈勇孝

(郑州工学院)

摘 要: 将计算机运用到锁相环路中对无线电测量设备进行技术改造,是现代测量系统采用高新技术的一种尝试。本文介绍某一测量系统中数字锁相环路数据采集及其接口电路的设计,并给出了相应的软件流程。

关键词: 锁相环, 接口

中图分类号: TP39; TN79

数字锁相环路是在模拟环路的基础上发展起来的,它将现代微电子技术应用于锁相环路中,充分利用软件的特殊功能来替代一定的硬件电路,对环路精度的提高及捕捉时间的加快均有良好效果。

在本系统中,用 TP-86A 单板机实现数据的采集、滤波及处理等,最后通过并行接口电路输出数控振荡器(DCO)的频率控制码,使 DCO 输出频率及相位跟踪输入信号。其中的模/数转换器(A/D)采用了高速 ADC85,转换时间 $<10\mu\text{s}$,转换精度为 12Bit(位)。

接口器件选用原单板机上的 8255A 并行接口,数据的传送采用了查询方式,这是因为 ADC85 的速度很高,如果使用中断方式,不能充分利用 CPU 的时间。因为,对中断方式,CPU 对中断的处理除中断服务程序之外,还包括保护断点与恢复断点,而保护断点与恢复断点本身所用的 CPU 时间有可能比 A/D 的转换时间还要长,正是基于此点考虑,方采用了查询方式^[1]。

当然,对本系统数据采集部分稍加修改,也可很方便地运用到其它数据采集系统中去。

该系统还配有 CRT 单色显示器和 9 针打印机,可以将捕捉时间等参数实时显示和打印出来;由于采用了数字滤波,抗干扰能力可大大提高。TP86A 单板机系统采用北工大生产的产品。

系统框图见图 1。

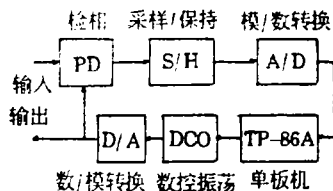


图 1

* 收稿日期: 1994-09-26

1 工作过程

PD 是一具有正弦特性的鉴相器, 输出连续的模拟信号, 经采样保持器(S/H)变换成连续的阶梯状信号, S/H 的输出经 A/D 后转换成数字(二进制)信号, 再通过 8255A 并行接口将数字信号送往 TP-86A 单板机, CPU 对该数据进行滤波及归一化处理, 最后再经 8255A 输出 28 位控制码, 用以控制高速 DCO (ECL 电路) 的输出频率和相位, 达到输出信号跟踪输入信号的目标。

2 高速 ADC85

ADC85 是一高速度低成本的 12Bit 逐次逼近型模/数转换器, 电压输入范围有以下几种: $\pm 2.5\text{V}$ 、 $\pm 5\text{V}$ 、 $\pm 10\text{V}$ 、 $0\sim 5\text{V}$ 、 $0\sim +10\text{V}$ 、 $-10\text{V}\sim +10\text{V}$; 它具有串行和并行输出功能, 由于与 TTL 电平兼容以及三态锁存输出, 故可直接同计算机的数据总线相连接。输入信号为 $-10\text{V}\sim +10\text{V}$ 且具有缓冲跟随的电路连接图如图 2 所示。

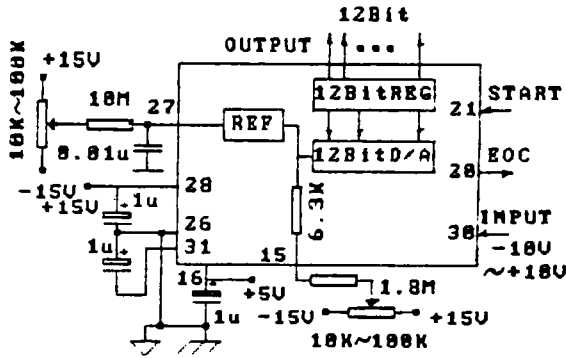


图 2

第 27 脚为增益调节端, 当输入为满量程时应使输出为满刻度。第 22 脚为调零端, 第 21 脚为启动信号端, 当启动信号 START 为一正脉冲时, A/D 开始工作。第 20 脚为转换完成端, 可通知 CPU 读取稳定后的数据。

3 接口电路设计

A/D 的转换结果经 8255A 送往 CPU, 而 CPU 处理后的数据仍需通过 8255A 输出控制码, 故 8255A 是用作双向接口方式, 有关其编程初始化方法见文献 2, 接口电路框图见图 3。

TP86A 的 CPU 通过 U41 (P₁, 8255A) 的 C 口 P₁C₁ 发出采样保持信号, 在保持开始时启动 ADC85 开始转换, 待转换完成后 EOC 信号有效, 一方面 EOC 直接连到 U42 (P₂, 8255A) 的 C 口 P₂C₁, 通知 CPU 模/数转换器的输出数据有效, CPU 便通过 P₂C₂ 打开三态门 74LS244; 另一方面 EOC 通过一单稳态电路 74LS123 的 1Q 端连到 P₁C₄ 和 P₂C₄, 将三态门的输出数据送到 P₁ 及 P₂ 的输入数据锁存器, CPU 通过并行接口 8255A 用输入指令读取 12Bit 的数据, 其中低八位用一个字节, 高四位用一个字节 (该字节只有低四位有效)。当 CPU 再次发出启动信号 START 时, 新的一次转换开始, 电路原理图

4 软件流程

该程序用 Intel 8086 汇编语言编写, 程序流程图见图 6。

5 结束语

由于本课题是一个完整的数字锁相环系统, 涉及的面较大, 限于篇幅不可能讨论的更详细, 故只选取了其中的一部分加以叙述; 将微机运用于锁相环系统中只不过是一种初探, 仍需以后不断地加以完善。在实验过程中得到电子工业部第 27 研究所徐士荣高工的帮助, 在此表示感谢。

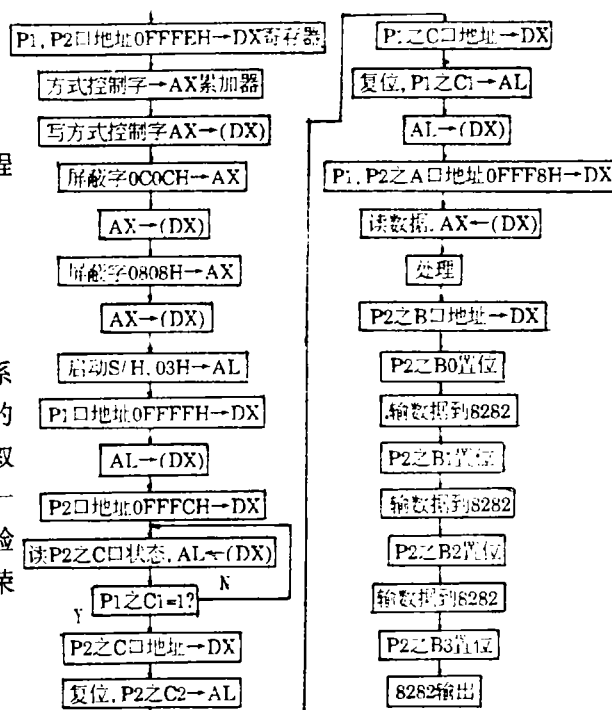


图 6

参 考 文 献

- 1 刘植桢. 计算机控制. 清华大学出版社
- 2 白英彩. 微机常用芯片手册. 科学出版社.

The Collect System of Digit Phase-Locked Loops and Design of Interface Circuit

Chen Yongxiao

(Zhengzhou Institute of Technology)

Abstract: When we transform the radio measure instrument applying the microcomputer to phaselocked loops is a first try in modern measure system with high-new technology. This paper deals with the collect of digit phase-locked loops and design of the interface circuit, and gives the programe flow diagram.

Keywords: Phase-locked loops, Interface.